

Fabrication par lithographie optique de jonctions tunnel magnétiques sur substrat de silicium.

# Développements applicatifs de l'électronique de *spin*

Bernard Diény (bernard.dieny@cea.fr), SPINTEC, UMR 8191 CEA/CNRS/UJF, INAC, CEA/Grenoble, 38054 Grenoble Cedex 9

L'électronique de *spin* connaît depuis une vingtaine d'années un essor considérable, car une grande synergie est très vite apparue entre recherche fondamentale et développements applicatifs dans plusieurs domaines. Nous présentons ici une vue d'ensemble de ces applications actuelles et envisagées, dont certaines sont décrites plus en détail dans les articles de C. Fermon et M. Pannetier-Lecœur sur les capteurs magnétiques, et de J.P. Nozières sur les têtes de lecture et les mémoires magnétiques.

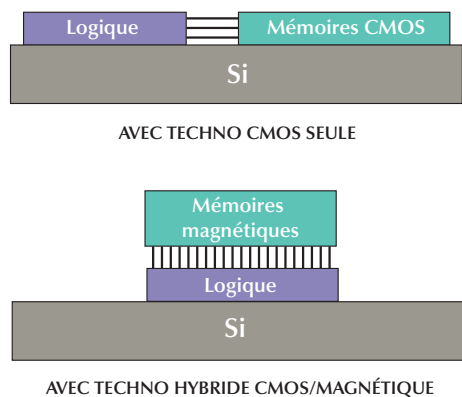
Dès la découverte de la magnétorésistance géante (GMR) en 1988, les industriels de l'enregistrement magnétique ont lancé des programmes de recherche très actifs pour voir s'il était possible d'utiliser ce nouveau phénomène dans les **têtes de lecture des disques durs d'ordinateur**. C'est ainsi que les vanes de *spin* ont été mises au point chez IBM en 1990 [1]. Les vanes de *spin* sont des multicouches GMR présentant une relativement forte variation de résistance (typiquement une dizaine de %) dans des champs magnétiques faibles (quelques mT, correspondant aux champs à relire à la surface des disques durs d'ordinateurs). Huit ans plus tard, les vanes de *spin* entraient dans les disques durs commerciaux. Avant les vanes de *spin*, les premières têtes de lecture magnétorésistives reposaient sur le phénomène d'anisotropie de la magnétorésistance, qui consiste en une variation de la résistivité électrique d'un matériau magnétique traversé par un courant en fonction de l'angle entre le courant et l'aimantation. Mais cet effet est seulement de l'ordre de 1 à 2%. Grâce à la sensibilité accrue des vanes de *spin* et, plus tard, des jonctions tunnel magnétiques, la capacité de stockage sur les disques durs d'ordinateurs a pu augmenter à un rythme soutenu de 60% par an depuis 1991 (voir l'article de J.P. Nozières, p. 12).

Ces vanes de *spin* et jonctions tunnel magnétiques constituent des **capteurs de champ magnétique** extrêmement sensibles, qui ont trouvé d'autres applications comme

codeurs de position ou codeurs angulaires pour la robotique, les automatismes et l'automobile, comme capteurs de contraintes, comme réseaux de capteurs en biotechnologie pour la reconnaissance d'espèces biologiques, en magnéto-encéphalographie... Ces applications capteurs sont décrites plus en détail dans l'article de C. Fermon et M. Pannetier-Lecœur (p. 8).

Des **dispositifs mémoires non volatils** (c'est-à-dire conservant l'information, même lorsqu'on coupe leur alimentation électrique) ont également été conçus en utilisant les vanes de *spin*. Mais la faible résistance électrique de ces systèmes entièrement métalliques (typiquement dans la gamme de quelques centièmes d'ohms à quelques dizaines d'ohms suivant la géométrie) les rendait difficiles à utiliser en série avec des éléments de contrôle semi-conducteurs (typiquement des transistors de sélection dont la résistance en mode passant est d'au moins plusieurs k $\Omega$ ).

De ce point de vue, la mise au point des jonctions tunnel magnétiques présentant des effets importants de magnétorésistance à température ambiante a ouvert de nouvelles perspectives d'applications très importantes dans divers composants intégrant technologies CMOS (Complementary Metal Oxide Semiconductor technology) et magnétique : en premier lieu, dans le domaine des **mémoires magnétiques non volatiles** (MRAM pour Magnetic Random Access Memories). Dès 1996, soit quelques mois



1. Schéma qualitatif d'imbrication de la logique et de la mémoire dans des circuits tout semi-conducteurs (en haut) et hybrides semi-conducteurs/magnétiques (en bas).

après les premières observations de magnétorésistance tunnel (TMR) importante à température ambiante, différentes industries (principalement Freescale et IBM au départ) et laboratoires académiques ont démarré des développements de puces mémoires, dans lesquelles chaque point mémoire est constitué d'une jonction tunnel magnétique. Un bit d'information est stocké en mettant la jonction tunnel soit dans la configuration magnétique parallèle (état de basse résistance représentant un « 0 » logique), soit dans la configuration magnétique antiparallèle (état de forte résistance représentant un « 1 » logique). Au départ, l'écriture était réalisée par des impulsions de champ magnétique générées par des impulsions de courant envoyées dans des lignes conductrices situées au-dessus et en dessous des points mémoire. Mais cette approche d'écriture s'est révélée consommatrice en énergie et n'évoluant pas de façon favorable aux tailles décroissantes de dispositifs (erreurs d'adressage liées à la faible localisation spatiale du champ magnétique et densités de courant devenant excessives dans les lignes de génération de champ magnétique). Heureusement, la découverte des effets de transfert de *spin* et de la possibilité de faire commuter l'aimantation d'une des couches magnétiques de la jonction tunnel *directement* par le courant traversant la jonction a ouvert de nouveaux horizons, en offrant des perspectives d'évolution aux petites dimensions beaucoup plus favorables pour ces MRAMs. Comme la commutation par transfert de *spin* est déterminée par une densité de courant traversant la jonction, le courant nécessaire à l'écriture varie comme la section du point mémoire. C'est ce qui rend cette approche intéressante aux tailles décroissantes. À la relecture, l'information écrite sur le bit est relue en mesurant le niveau de résistance de la jonction tunnel. Les applications MRAM sont décrites plus en détail dans l'article de J.P. Nozières.

À côté de l'application mémoire, les jonctions tunnel magnétiques peuvent également être utilisées dans des **circuits logiques** pour traiter les informations, effectuer des calculs... Dans ces circuits, les jonctions tunnel sont interconnectées avec des transistors réalisés en technologie microélectronique (CMOS technology) et sont utilisées comme des résistances variables dont on peut modifier la valeur en changeant la configuration magnétique. Le

changement de résistance des jonctions tunnel permet de changer les seuils de commutation des transistors. On peut ainsi réaliser des portes logiques reprogrammables, c'est-à-dire dont la fonction change (par exemple une porte NOR devient une porte NAND) par simple modification de la configuration magnétique d'une jonction tunnel.

De nouvelles architectures, beaucoup plus performantes, de circuits électroniques complexes associant mémoire et logique peuvent également être envisagées **en combinant composants semi-conducteurs et magnétiques**. Ces nouvelles architectures tirent parti du fait que les composants magnétiques peuvent être déposés sur quasiment n'importe quel support, pourvu que ce support ne soit pas trop rugueux pour être compatible avec la croissance d'une barrière tunnel très fine. Dans les circuits semi-conducteurs « classiques », tous les composants semi-conducteurs utilisent les propriétés du silicium et sont donc réalisés au contact du substrat. En conséquence, les composants logiques et mémoires se trouvent côte à côte sur le silicium, reliés par des interconnexions peu nombreuses et souvent longues. Ceci pénalise la vitesse de communication entre logique et mémoire. C'est actuellement une limitation de la vitesse de fonctionnement dans les ordinateurs, que l'on essaye de résoudre partiellement par la multiplication des microprocesseurs. En combinant matériaux semi-conducteurs et magnétiques, on peut plus efficacement répartir de la mémoire magnétique au-dessus de circuits logiques semi-conducteurs, en faisant communiquer logique et mémoire par des conducteurs verticaux, nombreux et courts (fig. 1). La communication entre logique et mémoire est alors beaucoup plus rapide. Ceci est particulièrement intéressant pour les applications multimédia, dans lesquelles des opérations logiques relativement simples doivent être effectuées sur de grandes quantités de mémoires.

Par ailleurs, l'introduction de mémoires non volatiles dans les circuits logiques pourrait également permettre de réduire de façon notable la consommation électrique des circuits microélectroniques en diminuant significativement tous les courants de fuite, de plus en plus importants en technologie purement CMOS au fur et à mesure que la taille des composants décroît. Ces idées sont encore en cours de développement, mais pourraient avoir un impact très important en microélectronique dans les années à venir.

Un autre champ applicatif important de l'électronique de *spin* pourrait devenir celui des **composants radiofréquence** utilisant les excitations magnétiques entretenues générées par transfert de *spin* [2]. Ce type de dispositif, accordable en fréquence, est très intéressant pour les applications dans le domaine des télécommunications. Les oscillateurs existants de type VCO (Voltage Controlled Oscillators), basés sur des circuits LC, offrent typiquement des couvertures en fréquence de l'ordre de 200 MHz et occupent une grande surface sur le silicium, de l'ordre de 100  $\mu\text{m}^2$  par oscillateur. Par comparaison, les oscillateurs spintroniques décrits précédemment ont une agilité en fréquence bien supérieure (plusieurs GHz) et une taille bien moindre (sub-micronique). Actuellement les efforts portent sur l'augmentation de la puissance émise par ces oscillateurs et la caractérisation de leur bruit de phase.

Des développements plus prospectifs concernent l'utilisation de **purs courants de *spin*** sans courants de charge. Par exemple, si dans un matériau semi-conducteur on crée à un certain point un excès d'électrons de *spin* « up » et à un autre point un excès d'électrons de *spin* « down », on va provoquer deux courants de diffusion d'électrons opposés qui vont se compenser du point de vue de la charge mais s'ajouter du point de vue des *spins*. Ces courants de *spin* devraient avoir une consommation électrique réduite.

**Les composants spintroniques contrôlés en tension**, en particulier ceux basés sur des **semi-conducteurs magnétiques**, suscitent beaucoup d'intérêt. Mais ici, la recherche porte surtout sur l'obtention de matériaux dont les températures d'ordre magnétique seraient bien supérieures à la température ambiante [3].

Les **matériaux multiferroïques** reçoivent également beaucoup d'attention. Ceux-ci permettent de coupler propriétés magnétiques, électriques et structurales. Ces couplages permettent de jouer sur différents paramètres (tension, contrainte, champ magnétique) pour agir sur les propriétés du matériau [3]. ■

## Références

- 1 • B. Dieny *et al.*, *Phys. Rev.* **B 43** (1991) 1297-1300.
- 2 • Voir la figure 3 de l'article de B. Dieny, dans *Reflète de la physique* **16** (2009), p. 9.
- 3 • A. Barthélémy, M. Bowen et J. Cibert, *Reflète de la physique* **17** (2009) 6-11.